

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-207583

(43)Date of publication of application : 07.08.1998

(51)Int.Cl.

G06F 1/26

G06F 1/32

G06F 15/02

(21)Application number : 09-020930

(71)Applicant : CANON INC

(22)Date of filing : 21.01.1997

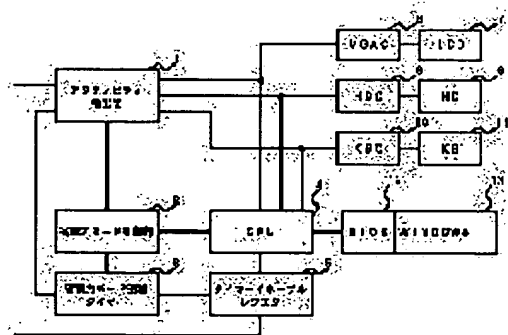
(72)Inventor : HIYAMA YUTAKA

(54) POWER-SAVING MODE CONTROLLER FOR MICROPROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent a power-saving mode from being shifted in the process of application and to simplify an activity detecting circuit by enabling the counting of a timeout of a mode shift for power saving when an idle function is issued and disabling the counting of the timeout when an activity is detected.

SOLUTION: If a power-saving mode shift timer 3 enters a timeout state without detecting any activity by an activity detection part 1, a power-saving mode control part 2 changes a CPU 4 to LOW SPEED. If the activity detection part 1 detects an activity halfway, the activity detection part 1 sends an indication to the power-saving mode control part 2 to put the CPU 4 back to HIGH SPEED. At the same time, the count of the power-saving mode shift timer 3 is reset and a timer enable register 5 is reset to performs a disabling process so that the power-saving mode shift timer 3 counts.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The power-saving mode controller of the microprocessor characterized by establishing the means which enables the count of the time-out of mode transition for power saving when an idle function is published by the time-out from an APM driver in the microprocessor which performs mode transition for power saving, and the means which disables the count of said time-out when activity is detected.

[Claim 2] The means which disables the count of said time-out is the power-saving mode controller of the microprocessor according to claim 1 characterized by disabling the count of said time-out as activity generating when CPU performs a LCD display and HD is accessed in the environment where BIOS receives CPU idle function issue of the APM driver currently supported by WINDOWS as an OS, and when keyboard entry occurs.

[Claim 3] The means which disables the count of said time-out is the power-saving mode controller of the microprocessor according to claim 1 characterized by disabling the count of said time-out as activity generating in the environment which installs BIOS, an APM driver, and MSDOS when an interrupt output is detected from IRQC after CPU idle function issue of said APM.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to amelioration of a power saving function APM (ADVANCED POWER MANAGEMENT) about the electronic equipment of a pocket mold.

[0002]

[Description of the Prior Art] In the electronic equipment of the conventional pocket mold, in order to lengthen a time, power-saving of a dc-battery is attained. APM (ADVANCED POWER MANAGEMENT) is supported as a power saving function for pocket mold computers by WINDOWS new OS type. In order to lower the consumed electric current of a microprocessor to it, some modes for power saving are formed, and power saving is planned when serial mode changes by the busy condition.

[0003] When it interrupts and there are not a display, a file access, etc. (it is hereafter called activity), by the time-out, automatically, like "HIGH SPEED-LOW SPEED-DOZE-SLEEP", a microprocessor performs mode transition and, specifically, is attaining power-saving.

[0004]

[Problem(s) to be Solved by the Invention] However, in the above-mentioned conventional example, if a time-out performs mode transition of APM automatically when there is no activity, even when CPU is performing the numerical calculation which requires time amount (there is no activity in the meantime), mode transition will be carried out and it will shift to SLEEP mode. Thus, even when I do not want an operator to perform mode transition, there is a problem of carrying out mode transition.

[0005] Then, the purpose of this invention is to offer the power-saving mode controller of the microprocessor which can also simplify an activity detector, as mode transition of power saving does not take place during processing of application.

[0006]

[Means for Solving the Problem] The power-saving mode controller of the microprocessor characterized by to establish the means which enables the count of the time-out of mode transition for power saving when an idle function is published by the time-out from an APM driver like in the microprocessor according to claim 1 which performs mode transition for power saving, and the means which disables the count of said time-out when activity is detected has the configuration which realizes the purpose of invention concerning this application.

[0007] When according to this configuration the count of the time-out of power-

saving mode transition is enabled, APM is performed and activity occurs on the way with the means which enables a count at the time of idle function issue, the means which disables a count can stop the count of a time-out, and it can move to an application process.

[0008] The concrete configuration which realizes the purpose of invention concerning this application The means according to claim 2 which disables the count of said time-out like In the environment where BIOS receives CPU idle function issue of the APM driver currently supported by WINDOWS as an OS When CPU performs a LCD display, When HD is accessed, and when keyboard entry occurs, it is in the power-saving mode controller of the microprocessor according to claim 1 characterized by disabling the count of said time-out as activity generating.

[0009] If the activity by a LCD display, HD access, and keyboard entry occurs even when the count of the time-out by the mode transition for power saving is started in the environment of new WINDOWS where APM is supported according to this configuration, the count of a time-out will be reset, and it is HIGH. It can return to SPEED mode and can shift to an application process.

[0010] In the environment which installs BIOS, an APM driver, and MSDOS, a means to by which other concrete configurations which realize the purpose of invention concerning this application disable the count of said time-out is in the power-saving mode controller of the microprocessor according to claim 1 characterized by disabling the count of said time-out as activity generating, when an interrupt output is detected from IRQC after CPU idle function issue of said APM.

[0011] When according to this configuration the count of the time-out by the mode transition for power saving is started and the activity by the keyboard entry of IRQC (interrupt controller) is detected in the MSDOS environment, the count of a time-out can be reset, transition mode can be stopped, and it can shift to an application process.

[0012]

[Embodiment of the Invention]

(Gestalt of the 1st operation) The gestalt of operation of the 1st of this invention is explained with reference to drawing below. Drawing 1 is the block diagram of the power-saving mode controller of the microprocessor concerning the gestalt of operation of the 1st of this invention.

[0013] In drawing 1, 1 is the activity detecting element which detects activity, and it is the timer enabling register which controls whether the power-saving mode control section by which 2 controls transition "HIGH SPEED-LOW SPEED-DOZE-SLEEP" in each mode of power saving, the power-saving mode transition timer by which 3 counts the time-out time amount of mode transition of power saving, CPU which 4 performs a program and controls each part, and 5 enable the count of a power-saving mode transition timer, or it disables.

[0014] It is APM which is the program BIOS for [various] hard control (BASIC I/O SYSTEM) which stores in KB KBC by which HDC by which VGAC (VGA controller) by which 6 controls the display of LCD7, and 7 control LCD of a liquid crystal display, and 8 controls HD (hard disk), and 9 control HD, and 10 controls KB (keyboard), and 11, and stores 12 in memory, and stores 13 in memory. It is WINDOWS of OS containing DRIVER.

[0015] Actuation is explained below. The timer enabling register 5 is reset at the time of initialization. Therefore, since the power-saving mode transition timer 3 is disabled and the timer of mode transition is not counted, mode transition does

not take place but CPU4 is still "HIGH SPEED."

[0016] After processing of each application is completed, WINDOWS is CPU of the function of APM after 1 / 2-second progress because of power saving. Idle is published. BIOS sets the timer enabling register 5 at the same time it will apply HALT to CPU, if this is received. If this is set, the power-saving mode transition timer 3 will start a count.

[0017] If the power-saving mode transition timer 3 carries out a time-out while activity has not been detected after that by it by the activity detecting element 1, the power-saving mode control section 2 will drop CPU4 on "LOW SPEED" of a next step story. If the count-out of the time-out time amount in each mode is carried out and it goes also after that, without detecting activity, it will change to "DOZE" mode and "SLEEP" mode similarly.

[0018] When activity is detected by the activity detecting element 1 on the way, the activity detecting element 1 takes disabling processing so that the count of the power-saving mode transition timer 3 may be reset, the timer enabling register 5 may be reset and the power-saving mode transition timer 3 may not count, at the same time it directs it to the power-saving mode control section 2 and it returns CPU4 to "HIGH SPEED."

[0019] The conditions which activity generates in the gestalt of this operation are the case where CPU4 displays LCD7, the case where HD9 is accessed, and the case where there is an input of a keyboard 11.

[0020] If constituted as mentioned above, since the timer of the mode transition for power saving will be started after termination of application, carrying out mode transition is lost during processing of application.

[0021] Such un-arranging [of carrying out mode transition during processing of application according to the gestalt of the 1st operation] is lost, if activity occurs even if it is [mode] under transition, it will reset immediately, and it is HIGH. Since it constituted so that it could shift to the application process of SPEED, power-saving mode can also be operated without a throughput's falling and causing trouble to the throughput of a processor, and it can be made efficiently compatible.

[0022] (Gestalt of the 2nd operation) The gestalt of operation of the 2nd of this invention is explained below with reference to drawing. Drawing 1 is the block diagram of the power-saving mode controller of the microprocessor concerning the gestalt of operation of the 2nd of this invention.

[0023] It is the example of a configuration of loading the APM driver 14 as BIOS12, the APM driver 14, and MSDOS15 to the gestalt of the 2nd operation having been WINDOWS13 to which the contents which are shown in drawing 2 , and whose gestalt of the 1st operation is memory supported BIOS12 and APM. Moreover, ***** of activity is taken only as the output from IRQ16 (interrupt controller). Although various kinds of device controllers (a serial controller, a printer controller, KBC, etc.) which are using interruption are connected to the point of IRQ16, it is omitting by a diagram. The same sign is given to the same configuration as other drawing 1 , and the explanation overlapped on a configuration is omitted.

[0024] In the case of the gestalt of this 2nd operation, only interruption should be detected. Because, it is CPU by APM to need detection of activity. It is, only after an Idle function is published, and since CPU is HALT(ed) at this time, rewriting, a file access, etc. of a display are because there is no limping gait crack.

[0025] In addition, processing in which reset the power-saving mode transition timer 3 and the timer enabling register 5, return CPU4 to "HIGH SPEED", and it shifts to processing of application also with the gestalt of the 2nd operation when the activity detecting element 1 detects an interrupt output from IRQC16 during mode transition processing of power saving is performed. The mode transition processing about other APM is the same as the gestalt of the 1st operation.

[0026] Since only detection of IRQC is required as compared with the gestalt of the 1st operation while operating APM according to the gestalt of the 2nd operation, without [such] reducing the throughput of a microprocessor, the activity detector 1 can be simplified.

[0027] (Correspondence of the gestalt of a claim and operation) The means which enables the count of a time-out sets the timer enabling register 5, after the idle function of APM publishing, it starts the count of the power-saving mode transition timer 3, and corresponds to count processing of a time-out including control of BIOS which applies HALT to CPU.

[0028] The means which disables the count of a time-out corresponds to the return processing of CPU4 and the reset processing of a count by the activity detecting element 1 and the power-saving mode control section 2.

[0029] The APM control in the new WINDOWS environment which clicks on the icon of a screen window and carries out drag actuation as a gestalt of the 1st operation so far, (Gestalt of other operations) Although it divided into the APM control at the time of loading an APM driver in the MSDOS environment as a gestalt of the 2nd operation and being explained This not only not necessarily means the case of two separate equipments, but is the personal computer which carried new WINDOWS. When starting direct MSDOS without starting WINDOWS, and processing MSDOS application, about the case where APM does not function if it remains as it is, it can be regarded as the configuration applicable to the gestalt of the 2nd operation.

[0030]

[Effect of the Invention] The means which enables the count of the time-out of mode transition for power saving according to this invention when an idle function is published from an APM driver as explained above, In the WINDOWS environment where APM is supported, by a LCD display, HD access, and keyboard entry Since the means which disables the count of a time-out was established when activity was detected from the output of IRQC in the MSDOS environment An activity detector can also be simplified while mode transition of power saving ceases to take place during an application process.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram of the power-saving mode controller of the microprocessor concerning the gestalt of operation of the 1st of this invention.

[Drawing 2] It is the block diagram of the power-saving mode controller of the microprocessor concerning the gestalt of operation of the 2nd of this invention.

[Description of Notations]

- 1 Activity Detecting Element
- 2 Power-Saving Mode Control Section
- 3 Power-Saving Mode Transition Timer
- 4 CPU
- 5 Timer Enabling Register
- 6 VGAC
- 7 LCD
- 8 HDC
- 9 HD
- 10 KBC
- 11 KB
- 12 BIOS
- 13 WINDOWS
- 14 APM DRIVER
- 15 MSDOS
- 16 IRQC

[Translation done.]

PAT-NO: JP410207583A

DOCUMENT-IDENTIFIER: JP 10207583 A

TITLE: POWER-SAVING MODE CONTROLLER FOR
MICROPROCESSOR

PUBN-DATE: August 7, 1998

INVENTOR-INFORMATION:

NAME

HIYAMA, YUTAKA

ASSIGNEE-INFORMATION:

NAME

CANON INC

COUNTRY

N/A

APPL-NO: JP09020930

APPL-DATE: January 21, 1997

INT-CL (IPC): G06F001/26, G06F001/32 , G06F015/02

ABSTRACT:

PROBLEM TO BE SOLVED: To prevent a power-saving mode from being shifted in the process of application and to simplify an activity detecting circuit by enabling the counting of a timeout of a mode shift for power saving when an idle function is issued and disabling the counting of the timeout when an activity is detected.

SOLUTION: If a power-saving mode shift timer 3 enters a timeout state without detecting any activity by an activity detection part 1, a power-saving mode control part 2 changes a CPU 4 to LOW SPEED. If the activity detection part 1 detects an activity halfway, the activity detection part 1 sends an indication to the power-saving mode control part 2 to put the CPU 4 back to

HIGH SPEED. At the same time, the count of the power-saving mode shift timer 3 is reset and a timer enable register 5 is reset to performs a disabling process so that the power-saving mode shift timer 3 counts.

COPYRIGHT: (C)1998,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-207583

(43) 公開日 平成10年(1998) 8月7日

(51) Int.Cl.⁶

識別記号

F I

G 0 6 F 1/26

1/32

15/02

3 0 5

G 0 6 F 1/00

15/02

1/00

3 3 4 G

3 0 5 D

3 3 2 Z

審査請求 未請求 請求項の数 3 F D (全 5 頁)

(21) 出願番号

特願平9-20930

(22) 出願日

平成9年(1997) 1月21日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 桧山 豊

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

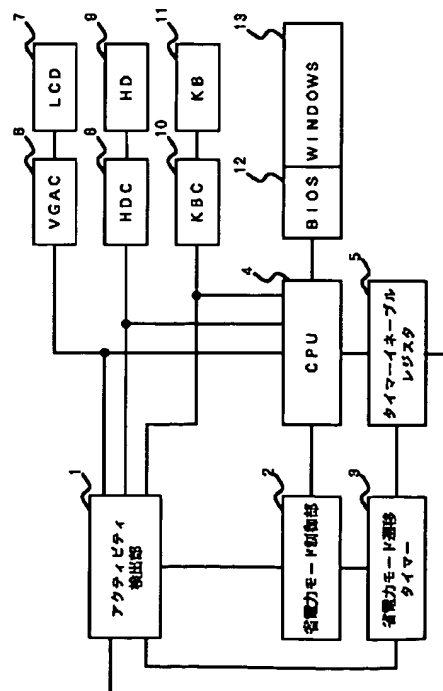
(74) 代理人 弁理士 田北 嵩晴

(54) 【発明の名称】 マイクロプロセッサの省電力モード・コントローラ

(57) 【要約】

【課題】 アプリケーション処理中に省電力のモード遷移が起こらないようにするマイクロプロセッサの省電力モード・コントローラ。

【解決手段】 タイムアウトによって省電力用のモード遷移を行うマイクロプロセッサにおいて、APMドライバーからアイドルファンクションが発行された時に省電力用のモード遷移のタイムアウトのカウントをイネーブルにする手段(3, 4, 5, 12)と、アクティビティを検出した時にタイムアウトのカウントをディセーブルにする手段(1, 2, 3, 4, 5)とを設けている。



【特許請求の範囲】

【請求項1】 タイムアウトによって省電力用のモード遷移を行うマイクロプロセッサにおいて、APMドライバーからアイドルファンクションが発行された時に省電力用のモード遷移のタイムアウトのカウンをイネーブルにする手段と、アクティビティを検出した時に前記タイムアウトのカウンをディセーブルにする手段を設けたことを特徴とするマイクロプロセッサの省電力モード・コントローラ。

【請求項2】 前記タイムアウトのカウンをディセーブルにする手段は、OSとしてのWINDOWSにサポートされているAPMドライバーのCPUアイドルファンクション発行をBIOSが受け取る環境において、CPUがLCD表示を行った場合、HDにアクセスを行った場合およびキーボード入力があった場合にアクティビティ発生として前記タイムアウトのカウンをディセーブルにすることを特徴とする請求項1記載のマイクロプロセッサの省電力モード・コントローラ。

【請求項3】 前記タイムアウトのカウンをディセーブルにする手段は、BIOSとAPMドライバーとMSDOSをインストールする環境において、前記APMのCPUアイドルファンクション発行後にIRQCより割込出力を検出した場合アクティビティ発生として前記タイムアウトのカウンをディセーブルにすることを特徴とする請求項1記載のマイクロプロセッサの省電力モード・コントローラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯型の電子機器に関し、特に省電力機能APM(ADVANCED POWER MANAGEMENT)の改良に関するものである。

【0002】

【従来の技術】従来の携帯型の電子機器においては、使用時間を伸ばすためにバッテリーの省電力化が図られている。新しいOSタイプのWINDOWSには、携帯型コンピュータ用の省電力機能としてAPM(ADVANCED POWER MANAGEMENT)がサポートされている。それにはマイクロプロセッサの消費電流を下げるために省電力用のモードが幾つか設けられていて、使用状態によって順次モードが遷移することによって省電力が図られるようになっている。

【0003】具体的には、マイクロプロセッサは割り込み、表示、ファイルアクセス等(以下、アクティビティと呼ぶ)が無い場合に、タイムアウトによって自動的に「HIGH SPEED-LOW SPEED-DOZE-SLEEP」というようにモード遷移を行って、省電力化を図っている。

【0004】

【発明が解決しようとする課題】しかしながら、上記従

来例では、アクティビティが無い場合にタイムアウトによって自動的にAPMのモード遷移を行ってしまうと、CPUが時間が掛かる数値計算等を行っている場合(この間アクティビティはない)でも、モード遷移してしまってSLEEPモードに移行してしまう。このようにオペレータがモード遷移を行って欲しくない場合でもモード遷移してしまうという問題がある。

【0005】そこで、本発明の目的は、アプリケーションの処理中に省電力のモード遷移が起こらないようにして、アクティビティ検出回路も簡略化できるマイクロプロセッサの省電力モード・コントローラを提供することにある。

【0006】

【課題を解決するための手段】本出願に係る発明の目的を実現する構成は、請求項1に記載のように、タイムアウトによって省電力用のモード遷移を行うマイクロプロセッサにおいて、APMドライバーからアイドルファンクションが発行された時に省電力用のモード遷移のタイムアウトのカウンをイネーブルにする手段と、アクティビティを検出した時に前記タイムアウトのカウンをディセーブルにする手段を設けたことを特徴とするマイクロプロセッサの省電力モード・コントローラにある。

【0007】この構成によれば、アイドルファンクション発行時にカウンをイネーブルにする手段によって、省電力モード遷移のタイムアウトのカウンをイネーブルにしてAPMを実行し、途中でアクティビティが発生した場合は、カウンをディセーブルにする手段によりタイムアウトのカウンを中止してアプリケーション処理に移ることができる。

【0008】本出願に係る発明の目的を実現する具体的な構成は、請求項2に記載のように、前記タイムアウトのカウンをディセーブルにする手段は、OSとしてのWINDOWSにサポートされているAPMドライバーのCPUアイドルファンクション発行をBIOSが受け取る環境において、CPUがLCD表示を行った場合、HDにアクセスを行った場合およびキーボード入力があった場合にアクティビティ発生として前記タイムアウトのカウンをディセーブルにすることを特徴とする請求項1記載のマイクロプロセッサの省電力モード・コントローラにある。

【0009】この構成によれば、APMがサポートされている新しいWINDOWSの環境においては、省電力用のモード遷移によるタイムアウトのカウンを開始した場合でも、LCD表示、HDアクセスおよびキーボード入力によるアクティビティが発生すれば、タイムアウトのカウンをリセットしてHIGH SPEEDモードに戻してアプリケーション処理に移行することができる。

【0010】本出願に係る発明の目的を実現する他の具

体的な構成は、前記タイムアウトのカウンタをディセーブルにする手段は、BIOSとAPMドライバーとMSDOSをインストールする環境において、前記APMのCPUアイドルファンクション発行後にIRQCより割込出力を検出した場合はアクティビティ発生として前記タイムアウトのカウンタをディセーブルにすることを特徴とする請求項1記載のマイクロプロセッサの省電力モード・コントローラにある。

【0011】この構成によれば、MSDOS環境において、省電力用のモード遷移によるタイムアウトのカウンタを開始した場合でも、IRQC（割込コントローラ）のキーボード入力によるアクティビティを検出した場合は、タイムアウトのカウンタをリセットし遷移モードを中止して、アプリケーション処理に移行することができる。

【0012】

【発明の実施の形態】

（第1の実施の形態）以下本発明の第1の実施の形態について図を参照して説明する。図1は本発明の第1の実施の形態に係るマイクロプロセッサの省電力モード・コントローラのブロック図である。

【0013】図1において、1はアクティビティを検出するところのアクティビティ検出部で、2は省電力の各モードの遷移「HIGH SPEED-LOW SPEED-DOZE-SLEEP」を制御する省電力モード制御部、3は省電力のモード遷移のタイムアウト時間をカウントする省電力モード遷移タイマー、4はプログラムを実行し各部を制御するCPU、5は省電力モード遷移タイマーのカウンタをイネーブルにするか、ディセーブルにするかを制御するタイマーイネーブルレジスタである。

【0014】6はLCD7の表示を制御するVGAC（VGAコントローラ）、7は液晶表示のLCD、8はHD（ハードディスク）を制御するHDC、9はHD、10はKB（キーボード）を制御するKBC、11はKB、12はメモリーに格納している各種ハード制御用のプログラムBIOS（BASIC I/O SYSTEM）であり、13はメモリーに格納しているAPM DRIVERを含むOSのWINDOWSである。

【0015】つぎに動作について説明する。初期化時にはタイマーイネーブルレジスタ5はリセットされている。従って、省電力モード遷移タイマー3はディセーブルされていて、モード遷移のタイマーはカウンタされないで、モード遷移は起こらずCPU4は「HIGH SPEED」のままである。

【0016】各アプリケーションの処理が終了した後WINDOWSは、省電力のため1/2秒経過後にAPMのファンクションのCPU Idleを発行する。BIOSはこれを受け取るとCPUにHALTをかけると同時に、タイマーイネーブルレジスタ5をセットする。こ

れがセットされると省電力モード遷移タイマー3はカウンタを開始する。

【0017】その後アクティビティ検出部1でアクティビティが検出されないまま、省電力モード遷移タイマー3がタイムアウトすると、省電力モード制御部2はCPU4を次段階の「LOW SPEED」に落とす。その後もアクティビティが検出されずに各モードのタイムアウト時間がカウンタアウトされて行けば、同様に「DOZE」モード、「SLEEP」モードへと遷移する。

【0018】途中でアクティビティ検出部1でアクティビティが検出された場合は、アクティビティ検出部1は省電力モード制御部2に指示してCPU4を「HIGH SPEED」に戻すと同時に、省電力モード遷移タイマー3のカウンタをリセットし、タイマーイネーブルレジスタ5をリセットして省電力モード遷移タイマー3がカウンタしないようにディセーブル処理をとる。

【0019】本実施の形態においてアクティビティの発生する条件とは、CPU4がLCD7の表示を行った場合と、HD9にアクセスを行った場合と、キーボード11の入力があった場合である。

【0020】以上のように構成すれば、アプリケーションの終了後に省電力用のモード遷移のタイマーが起動されるので、アプリケーションの処理中にモード遷移してしまうことがなくなる。

【0021】このような、第1の実施の形態によれば、アプリケーションの処理中にモード遷移してしまうといった不都合がなくなり、モード遷移中であってもアクティビティが発生すれば直ちにリセットして、HIGH SPEEDのアプリケーション処理に移行できるように構成したので、スループットが低下してプロセッサの処理能力に支障を来すことなく省電力モードも機能させて、効率良く両立させることができる。

【0022】（第2の実施の形態）次に本発明の第2の実施の形態について図を参照して説明する。図1は本発明の第2の実施の形態に係るマイクロプロセッサの省電力モード・コントローラのブロック図である。

【0023】図2に示す第2の実施の形態は、第1の実施の形態がメモリの内容がBIOS12とAPMをサポートしたWINDOWS13であったのに対し、BIOS12とAPMドライバー14とMSDOS15として、APMドライバー14はロードする構成の例である。また、アクティビティの発生因は、IRQC16（割込コントローラ）からの出力だけとしている。IRQC16の先には割り込みを使用している各種のデバイスコントローラ（シリアルコントローラ、プリンタコントローラ、KBC等）が接続されるが図では省略している。その他の図1と同一構成には同一符号を付して、構成上の重複する説明は省略する。

【0024】この第2の実施の形態の場合は割り込みだけを検出すればよい。なぜならばアクティビティの検出

を必要とするのはAPMによるCPU Idleファンクションが発行された後だけであり、この時CPUはHALTしているので表示の書き換えやファイルアクセス等は行われないからである。

【0025】なお、第2の実施の形態でも、省電力のモード遷移処理中にアクティビティ検出部1がIRQC16より割込出力を検出した場合は、省電力モード遷移タイマー3とタイマーイネーブルレジスタ5をリセットし、CPU4を「HIGH SPEED」に戻しアプリケーションの処理に移行する、という処理を行う。その他のAPMに関するモード遷移処理は第1の実施の形態と同じである。

【0026】このような、第2の実施の形態によれば、マイクロプロセッサの処理能力を低下させずにAPMを機能させると共に、第1の実施の形態に比較してIRQCの検出のみで済むので、アクティビティ検出回路1を簡略化できる。

【0027】(請求項と実施の形態の対応) タイムアウトのカウン트를イネーブルにする手段は、APMのアイドルファンクションが発行後に、タイマーイネーブルレジスタ5をセットして省電力モード遷移タイマー3のカウン트를スタートさせ、CPUにHALTをかけるBIOSの制御を含むタイムアウトのカウン処理に該当する。

【0028】タイムアウトのカウンをディセーブルにする手段は、アクティビティ検出部1と省電力モード制御部2による、CPU4の復帰処理とカウンのリセット処理に該当する。

【0029】(他の実施の形態) ここまでは第1の実施の形態として、画面ウインドウのアイコンをクリック、ドラッグ操作する新しいWINDOWS環境におけるAPMコントロールと、第2の実施の形態として、MSDOS環境においてAPMドライバーをロードした場合のAPMコントロールとに分けて説明したが、これは必ずしも2つの別々の装置の場合を意味するだけではなく、新しいWINDOWSを搭載したパソコン等で、WINDOWSを起動しないで直接MSDOSを起動してMSDOSアプリケーションの処理を行う場合に、そのまま

ではAPMが機能しないようなケースについては、第2の実施の形態に該当する構成とみなすことができる。

【0030】

【発明の効果】以上説明したように、本発明によれば、APMドライバーからアイドルファンクションが発行された時に省電力用のモード遷移のタイムアウトのカウンをイネーブルにする手段と、APMがサポートされているWINDOWS環境ではLCD表示、HDアクセス、キーボード入力により、MSDOS環境ではIRQCの出力より、アクティビティを検出した時にタイムアウトのカウンをディセーブルにする手段を設けたので、アプリケーション処理中に省電力のモード遷移が起こらないようになると共に、アクティビティ検出回路も簡略化することができる。

【図面の簡単な説明】

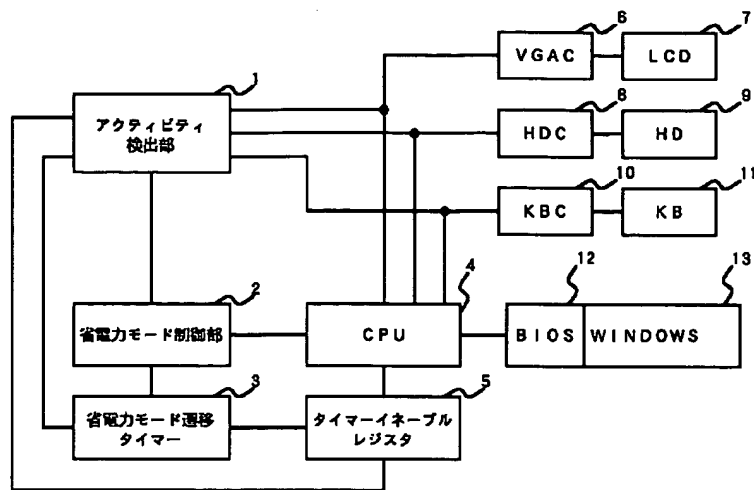
【図1】本発明の第1の実施の形態に係るマイクロプロセッサの省電力モード・コントローラのブロック図である。

【図2】本発明の第2の実施の形態に係るマイクロプロセッサの省電力モード・コントローラのブロック図である。

【符号の説明】

- 1 アクティビティ検出部
- 2 省電力モード制御部
- 3 省電力モード遷移タイマー
- 4 CPU
- 5 タイマーイネーブルレジスタ
- 6 VGAC
- 7 LCD
- 8 HDC
- 9 HD
- 10 KBC
- 11 KB
- 12 BIOS
- 13 WINDOWS
- 14 APM DRIVER
- 15 MSDOS
- 16 IRQC

【図1】



【図2】

